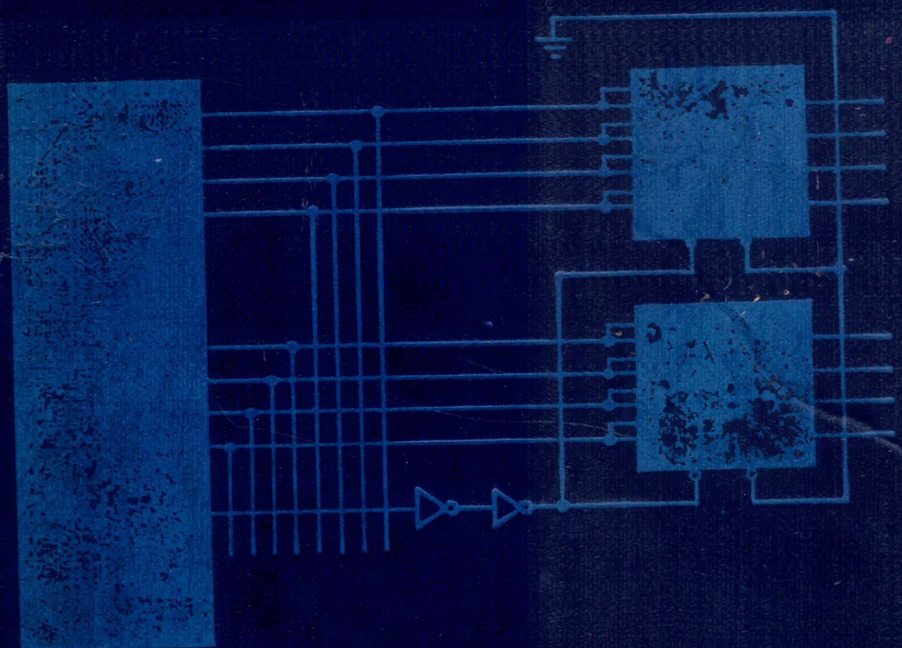
Дж. Коффрон

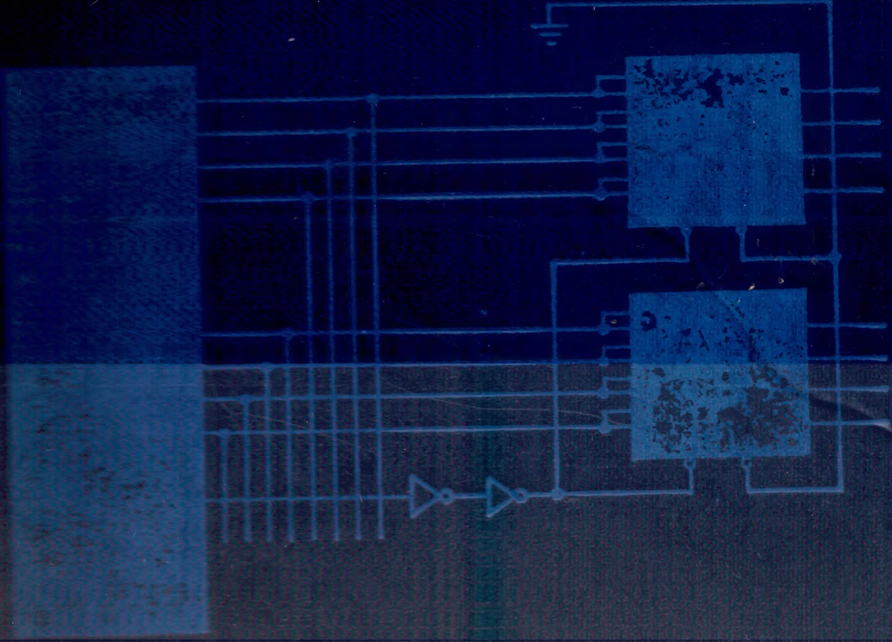
Технические средства микропроцессорных систем



1р. 30к.

Дж. Коффрон

Технические средства микропроцессорных систем



Дж. Коффрон
Технические средства микропроцессорных систем



1р. 30к.

ДЖ. КОФФРОН

ТЕХНИЧЕСКИЕ СРЕДСТВА МИКРОПРОЦЕССОРНЫХ СИСТЕМ



Васько
на память

Васько
на память




ИЗДАТЕЛЬСТВО · МИР ·

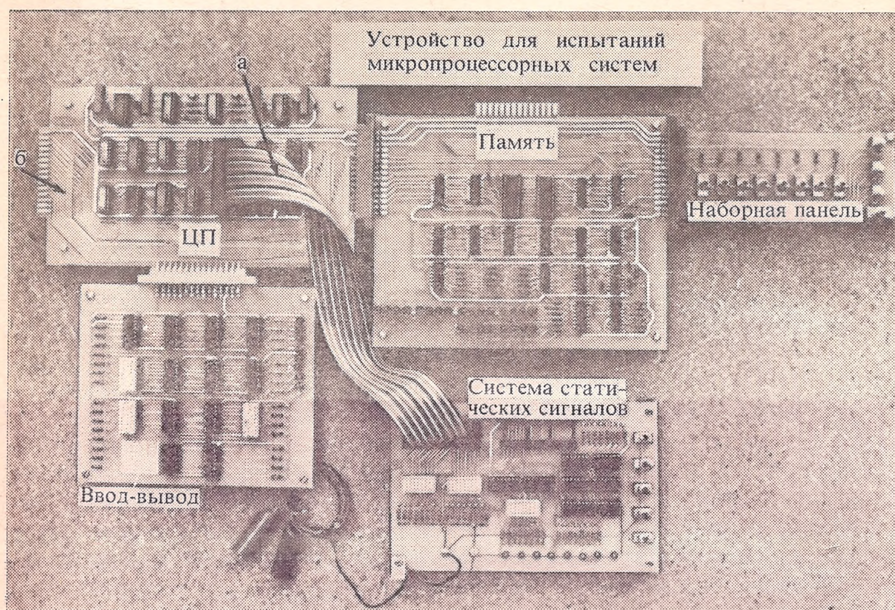


Рис. 1.1. Два примера физической реализации шины системы.
а — шина специального исполнения, состоящая из гибких проводов; *б* — шина, выполненная в виде печатной схемы.

рамках системы. Например, некоторая группа линий может использоваться для передачи сигналов адреса памяти. Эту группу линий можно назвать адресной шиной. На рис. 1.1 показаны два примера различной физической реализации шин. Все три шины являются специализированными с точки зрения их функций. Эти шины именуются так:

1. Адресная шина системы.
2. Шина данных системы.
3. Шина управления системы.

Логическое состояние этих трех шин описывает коммуникационный тракт системы в любой момент времени. Коммуникационный тракт — это путь, который данные, представленные в виде электрических сигналов, проходят в системе от одной точки к другой.

1.2. Адресная шина системы

По адресной шине системы передаются лишь выходные сигналы, которые поступают с выводов в корпусе микропроцессора. Эта шина предназначена для того, чтобы открывать или выби-

микропроцессорных систем: Прак-
нгл.— М.: Мир, 1983.— 344 с., ил.

иста представляет собой руководство по проек-
стем на базе стандартных наборов распростра-
в 8080, 8085, Z80 и 6800. Детально анализируются
ционирования микропроцессоров и систем на их
ва и недостатки конкретных технических реше-
компоновке и испытаниям аппаратных средств.
тельным числом примеров построения реальных

с проектированием систем обработки данных на

ББК 32.973.2

туры по новой технике

© 1981 by Prentice-Hall, Inc.,
Englewood Cliffs
© Перевод на русский язык, «Мир», 1983

РОЦЕССОРНЫХ СИСТЕМ

ладший научный редактор Е. П. Орлова. Худож-
редактор Л. Е. Безрученков. Технический редак-
оя

ечати 13.05.83. Формат 60×90¹/₁₆. Бумага типограф-
тура литературная. Печать высокая. Усл. печ. л.
,43. Изд. № 20/2110. Тираж 50 000 (1 завод 1—

й пер., 2.

играфпрома при Государственном комитете СССР
нижной торговли.

ПРЕДИСЛОВИЕ К РУССКОМУ ИЗДАНИЮ

Развитие и распространение микропроцессоров, а также всевозможных устройств и систем на их основе стимулируют постоянно возрастающий интерес к микропроцессорной тематике со стороны все более широкого круга технических специалистов. В последние годы в различных издательствах нашей страны был выпущен ряд монографий советских и зарубежных авторов, посвященных данной тематике. В этих работах нашел отражение круг вопросов, связанных с архитектурой микропроцессоров, структурой систем на их основе, возможностями и перспективами использования микропроцессорных устройств и систем в различных сферах жизни и деятельности человека и т. п. Можно полагать, что хотя спрос на литературу подобного рода удовлетворен еще не в полной мере, знакомство читателей с основами построения, функционирования и использования микропроцессорных систем уже состоялось. В этой связи становится понятной потребность в публикациях, которые давали бы ответы на многие специальные вопросы, возникающие у практических работников в процессе проектирования и отладки конкретной системы. Именно такую направленность имеет настоящая книга.

Главная особенность книги заключается в том, что основной акцент в ней смещен в сторону изложения практических вопросов, с которыми сталкиваются разработчики непосредственно в процессе создания системы. Книга в известной степени может рассматриваться как практическое руководство по проектированию и отладке микропроцессорных систем.

Другая особенность состоит в том, что при обсуждении вопросов технической реализации тех или иных устройств автор, как правило, не ограничивается рассмотрением какого-то одного, пусть предпочтительного инженерного решения, но анализирует различные подходы к решению, показывая их сильные и слабые стороны. Этому способствует проводимый автором анализ возможностей при использовании каждого из рассматриваемых типов микропроцессоров для реализации одних и тех же функций.

Особо следует остановиться на предлагаемой методике отладки технических средств системы, именуемой тестированием посредством статических сигналов. Она отличается простотой и наглядностью анализа коммуникационных процессов. Такая методика позволяет разработчику системы в полной мере осмыслить и прочувствовать все особенности взаимодействия микропроцессора с устройствами памяти и ввода-вывода.

Можно надеяться, что книга окажется весьма полезной для практических работников, связанных с проектированием и использованием микропроцессорных устройств и систем самого различного назначения.

В. А. Балыбердин

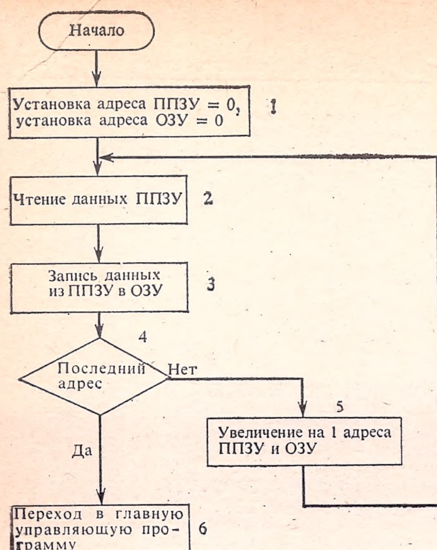


Рис. 9.22. Блок-схема работы системы при реализации функции копирования.

```
0000            ************************************************************
0000            *
0000            *  НА РИС.9.23 ПОКАЗАНА ПРОГРАММА COPY,БЛОК-СХЕМА
0000            *  КОТОРОЙ ИЗОБРАЖЕНА НА РИС.9.22
0000            *
0000            *  ПРОГРАММИСТ ДЖИМ КОФФРОН
0000            *
0000            ************************************************************
0000            *
0000                  ORG  000H
0000            *
0000            *  РЕЖИМ ЧТЕНИЯ ИНФОРМАЦИИ ИЗ ПРОГ. ПЗУ
0000            *
0000 AF         COPY  XRA  A
0001 3C               INR  A          АККУМУЛЯТОР=1
0002 D3 32            OUT  32H
0004 AF               XRA  A
0005 D3 35            OUT  35H        CS=0.0V,PGM=0.0V
0007 11 00 00         LXI  D,0000     АДРЕС ПРОГ. ПЗУ=0
000A 21 00 14         LXI  H,1400H    УСТАНОВИТЬ АДРЕС ОЗУ
000D 7B         COPY1 MOV  A,E
000E D3 33            OUT  33H        АДРЕС A0-A7
0010 7A               MOV  A,D
0011 D3 34            OUT  34H        АДРЕС A8-A9
0013 DB 31            IN   31H        ЧИТАТЬ ИНФОРМАЦИЮ ИЗ ПРОГ. ПЗУ
0015 77               MOV  M,A        ВЫВЕСТИ ИНФОРМАЦИЮ В ПЗУ
0016 3E 13            MVI  A,13H
0018 BA               CMP  D          ПРОВЕРКА НА ПОСЛЕДНИЙ АДРЕС
0019 C2 22 00         JNZ  CNEX       ЕСЛИ АДРЕС НЕ ПОСЛЕДНИЙ,ТО НА CNEX
001C 3E FF            MVI  A,0FFH
001F BB               CMP  E          МЛАДШИЙ БАЙТ ПОСЛЕДНЕГО АДРЕСА
001F CA 27 00         JZ   START      ЕСЛИ АДРЕС ПОСЛЕДНИЙ,ТО КОНЕЦ
0022 23         CNEX  INX  H          СЛЕДУЮЩИЙ АДРЕС ОЗУ
0023 13               INX  D          СЛЕДУЮЩИЙ АДРЕС ПЗУ
0024 C3 0D 00         JMP  COPY1      ПРИНЯТЬ СЛЕДУЮЩИЕ ДАННЫЕ
0027            *
0027            *  ТЕПЕРЬ ВВЕДЕМ ФИКТИВНУЮ ПЕРЕМЕННУЮ
0027            *
0027 00         START NOP
0028                  END             ПРЕДЛОЖЕНИЕ END АССЕМБЛЕРА

   0 ERRORS      4 SYMBOLS
```

Рис. 9.23. Реализация блок-схемы рис. 9.20 в кодах символического языка микропроцессора 8085.

```
0000            **************************
0000            *
0000            *  УПРАВЛЕНИЕ ПРОГРАММ
0000            *
0000            *******  ПРОГРАММИСТ Д
0000            *
0000            *
0000                  ORG  00       УС
0000            *
0000            *  ЗАДАТЬ НАЧАЛЬНЫЕ ЗНА
0000            *
0000 31 FF 13         LXI SP,13FFH  НА
0003 AF         BEGIN XRA  A        НА
0004 FB               EI            РА
0005 D3 F0            OUT  0F0H     НО
0007 D3 F1            OUT  0F1H
0009 D3 F2            OUT  0F2H
000B 32 00 10         STA  KTIME
000E 32 01 10         STA  CFLAG
0011 32 02 10         STA  KWGHT
0014 32 03 10         STA  KCOMP
0017 3C               INR  A
0018 32 04 10         STA  KROW
001B            *
001B            *
001B            *  УСТАНОВИТЬ АДРЕСА П
001B            *
001B            KTIME EQU  1000H
001B            CFLAG EQU  KTIME+1
001B            KWGHT EQU  CFLAG+1
001B            KCOMP EQU  KWGHT+1
001B            KROW  EQU  KCOMP+1
001B            NROW  EQU  KROW+1
001B            CNT1  EQU  NROW+1
001B            AIN1  EQU  CNT1+1
001B            AIN2  EQU  AIN1+1
001B            AIN3  EQU  AIN2+1
001B            AIN4  EQU  AIN3+1
001B            *
001B            *  НАЧАЛО ОСНОВНОЙ ПРО
001B            *
001B CD 64 00         CALL KDET
001E            *
001E 3A 02 10         LDA  KWGHT
0021 FE 16            CPI  16H
0023 CA 2C 00         JZ   BEGN1
0026 DA 2C 00         JC   BEGN1
0029 C3 03 00         JMP  BEGIN
002C            *
002C            *  ВЫЧИСЛИТЬ АДРЕС ПЕР
002C            *  РИС. 9.13
002C            *
002C 3A 02 10   BEGN1 LDA  KWGHT
002F D6 10            SUI  16
0031 47               MOV  B,A
0032 87               ADD  A
0033 80               ADD  B
0034            *
0034 01 00 00         LXI  B,00
```

Рис. 9.24. Полная программа для микро…
операции си…